

**UN ALGORITM SISTOLIC NOU PENTRU TRANSFORMATĂ 1-D DST
FOLOSIND CONVOLUȚII CICLICE PARALELE DE TIP SKEW ȘI
PSEUDO**

DORU-FLORIN CHIPER

Se propune un nou algoritm sistolic pentru transformata 1-D DST bazat pe structuri computaționale paralele regulate. Algoritmul propus poate fi mapat pe o arie sistolică liniară având un through-put ridicat și o complexitate hardware și a operațiilor de intrare/ieșire reduse. Algoritmul propus se bazează pe convoluții ciclice de tip skew și pseudo ce sunt adecvate pentru o implementare VLSI regulată și modulară având interconexiuni scurte și locale. Restructurarea propusă pentru transformata DST are unele avantaje importante cum ar fi un grad ridicat de paralelism, un flux de date regulat și local precum și o complexitate aritmetică redusă. Arhitectura VLSI ce poate fi obținută prin maparea algoritmului propus are un throughput ridicat și o structură regulată și modulară cu interconexiuni locale, fiind astfel foarte potrivită unei implementări VLSI.